

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁸ G02F 1/136	(45) 공고일자 1999년 03월 20일
	(11) 등록번호 특0170452
	(24) 등록일자 1998년 10월 15일
(21) 출원번호 특1994-037644	(65) 공개번호 특1995-019868
(22) 출원일자 1994년 12월 24일	(43) 공개일자 1995년 07월 24일
(30) 우선권주장 93-327291 1993년 12월 24일 일본(JP)	
	94-308633 1994년 12월 13일 일본(JP)
(73) 특허권자 가부시키가이샤 도시바 사토 후미오	
(72) 발명자 일본국 가나가와켄 가와사카시 사이와이쿠 호리카와초 72번치 아사이 요시히로	
(74) 대리인 일본국 가나가와켄 요코하마시 미소고쿠 신스기타초 8번치 가부시키가이샤 도시바 요코하마 사업소내 김명신, 강성구	

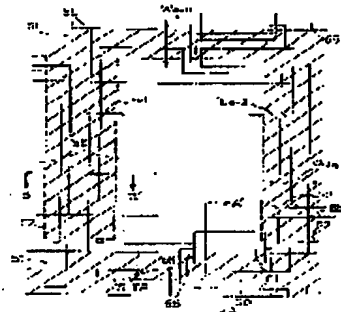
심사관 : 강해성

(54) 액티브 매트릭스형 표시소자 및 그 제조방법

요약

본 발명은 높은 개구율을 실현하고, 또 제조공정에 있어서의 중간소트를 저감하고, 또 액정표시소자의 구동조건에 불구하고 표시열폭의 발생을 저감할 수 있는 TFT를 스위칭소자로서 이용한 액티브 매트릭스형 액정표시소자에 관한 것으로서, TFT의 채널상에 채널보호막을 형성하는 동시에 신호선과 이것에 중첩부를 갖도록 설치된 연장전극과의 사이에 TFT의 게이트절연막, 반도체층과 동일공정으로 제작된 유전체층을 끼우는 것을 특징으로 한다.

도면



발명

[발명의 명칭]

액티브 매트릭스형 표시소자 및 그 제조방법

[도면의 간단한 설명]

제1도는 본 발명의 한 실시예에 의한 액티브 매트릭스형 액정표시소자의 일화소 주변부를 나타내는 평면도.

제2도는 제1도의 액티브 매트릭스형 액정표시소자의 대향기판의 평면도.

제3도는 제1도의 액티브 매트릭스형 액정표시소자의 유효표시영역을 나타내는 도면.

제4도는 제1도의 선 A-A'을 따른 액티브 매트릭스형 액정표시소자의 단면도.

제5도는 제1도의 선 B-B'을 따른 액티브 매트릭스형 액정표시소자의 단면도.

제6도는 제1도의 액티브 매트릭스형 액정표시소자의 각 화소의 등가회로도.

제7도는 제1도의 액티브 매트릭스형 액정표시소자의 구동파형의 일례를 나타내는 타이밍 도표.

제8도는 제1도의 액티브 매트릭스형 액정표시소자의 전기특성을 나타내는 특성도.

제9도는 본 발명의 제1변형예에 의한 액티브 매트릭스형 액정표시소자의 일화소의 주변부를 나타내는 평면도.

제10도는 본 발명의 제2변형예에 의한 액티브 매트릭스형 액정표시소자의 일화소의 주변부를 나타내는 평면도.

제11도는 제10도에 나타내는 선 E-E'을 따른 액티브 매트릭스형 액정표시소자의 단면도.

제12도는 제10도에 나타내는 선 F-F'을 따른 액티브 매트릭스형 액정표시소자의 단면도.

제13도는 제10도의 액티브 매트릭스형 액정표시소자의 제조공정의 일례를 나타내는 도표.

제14도는 본 발명의 비교예에 의한 액티브 매트릭스형 액정표시소자의 일화소의 주변부를 나타내는 평면도.

제15도는 제14도에 나타내는 선 G-G'을 따른 액티브 매트릭스형 액정표시소자의 단면도.

제16도는 본 발명의 제3변형예에 의한 액티브 매트릭스형 표시소자의 일화소의 주변부를 나타내는 평면도.

제17도는 제16도에 나타내는 선 H-H'을 따른 액티브 매트릭스형 액정표시소자의 단면도.

제18도는 본 발명의 액티브 매트릭스형 액정표시소자의 제조공정의 다른예를 나타내는 도표.

제19도는 본 발명의 다른 비교예에 의한 액티브 매트릭스형 액정표시소자의 일화소의 주변부를 나타내는 평면도.

제20도는 제19도에 나타내는 선 I-I'을 따른 액티브 매트릭스형 액정표시소자의 단면도.

제21도는 본 발명의 제4변형예에 의한 액티브 매트릭스형 액정표시소자의 일화소의 주변부를 나타내는 평면도.

제22도는 본 발명의 제5변형예에 의한 액티브 매트릭스형 액정표시소자의 특히 TFT부분을 나타내는 평면도이다.

* 도면의 주요부분에 대한 부호의 설명

50 : 절연기판	51 : 주사선
52 : 연장전극	53 : 게이트 절연막
54 : 게이트 전극	55 : 반도체층
56 : 보호절연층	57a, 57b : 저항층
58 : 표시화소전극	59 : 신호선
60 : 드레인전극	61 : 소스전극
62 : 비활성화막	64 : 절연기판
65 : 차광층	66a, 66R : 칼라필터(color filter)
67 : 대향전극	68 : 대향기판
69, 70 : 배향막	71 : TFT
73 : 편광판	

[발명의 상세한 설명]

본 발명은 박막 트랜지스터(Thin Film Transistor, 이하 TFT라고 한다)를 스위치 소자로 하여 표시화소전극 배열을 구성한 액티브 매트릭스형 표시소자에 관한 것이다.

일반적인 액티브 매트릭스형 액정표시소자는 액정물질이 배열기판과 대향기판 사이의 간극에 봉입된 기판구성을 가진다.

배열기판은 유리 등의 광투과성 기판상에 형성되는 복수의 표시화소전극의 매트릭스 배열, 이들 화소전극의 행을 따라 형성되는 복수의 주사선, 이들 화소전극의 열을 따라 형성되는 복수의 신호선, 이들 화소전극에 각각 접속되는 주사선 및 신호선으로부터의 전압신호에 따라서 표시화소전극을 제어하는 복수의 TFT 및 각각 대응하는 화소전극에 절연막을 통하여 용량결합되는 복수의 축적용량선을 포함한다.

대향기판은 표시화소전극의 매트릭스 배열에 대향하여 유리 등의 광투과성 기판상에 형성된 대향전극 및 이들 표시화소전극 상호간의 영역을 차광하는 흑색 매트릭스를 포함한다. 액정표시소자가 칼라표시에 사용되는 경우 착색층이 대향기판상에서 흑색 매트릭스에 의해 둘러싸여 표시화소전극에 대향하는 영역에 각각 형성된다.

이 액정표시소자는 화면왼쪽의 행에서부터 차례로 주사선 한개에 선택필스를 공급하고, 나머지 주사선에 비선택 필스를 공급한다. 각 TFT는 대응주사선으로부터 인가되는 선택필스에 의해 소정의 입력기간만큼 비도통상태가 되고, 이 동안에 대응신호선에 인가된 신호의 전위를 대응화소전극에 입력한다. 또한 각 TFT는 대응주사선에서부터 인가되는 비선택필스에 의해 소정의 유지기간만큼 비도통상태가 되고, 이 동안에 표시화소전극에 입력된 전위는 표시화소전극과 대향전극 사이에서 형성되는 화소용량 및 표시화소전극과 축적용량선 사이에서 형성되는 축적용량에 의해 유지된다. 이 유지기간은 선택필스의 차단에서 재인가까지의 시간과 같다.

액정의 투과율은 대향전극과 이 대향전극에 대향하는 표시화소전극의 부분에 있어서 이를 2개의 전극의 전위차에 따라서 변화한다. 액정표시소자는 액정의 투과율 분포를 표시화소전극의 배치를 기준으로 하여 제어함으로써 후방 광원에서부터 광원광을 변조하고, 휘도분포가 액정의 투과율 분포에 의존하는 화상을 표시한다.

각 화소의 개구율은 이 화소전체의 면적에 대한 광투과 면적의 비율에 의해 나타내어 진다. 종래 이 개구율은 일반적으로 30%~40% 정도의 매우 낮은 값이었다. 이 때문에 액정표시소자를 투과한 변조광에 있어서 원하는 최대 휘도를 달성하는 것이 어려웠다. 이 대책으로 광원의 발광량을 증가하는 것을 생각할 수 있는데, 이것은 소비전력의 증대를 초래하는 결점이 있다.

다른 대책으로 각각의 화소를 구동하는 회로의 점유면적을 작게 하는 것을 생각할 수 있는데, 이것은 제조상의 제품화를 저하로 이어질 위험성이 크다.

본 발명의 목적은 상기 기술적 배경에 비추어 광학적 및 전기적 특성이 우수하고, 또한 높은 생산효율을 실현하는 데에 적합한 액티브 매트릭스형 표시소자를 제공함에 있다.

본 발명의 제1발명에 의한 액티브 매트릭스형 표시소자는 절연기판상에 설치된 주사선 및 상기 주사선과 게이트 절연막을 통하여 교차하도록 신호선이 설치되고, 상기 게이트 절연막상에 형성된 반도체층의 소정영역을 채널영역으로서 갖는 박막 트랜지스터를 통하여 상기 신호선에 대해서 전기적으로 접속된 표시화소전극을 갖는 용량구동형 화소가 상기 주사선과 신호선의 교차부에 대응하여 배치되며, 상기 박막 트랜지스터는 채널영역의 반도체층상에 채널 보호막을 갖고, 상기 신호선은 그 연장방향을 따라서 설치된 상기 신호선보다도 폭이 넓은 연장전극과의 사이에서 상기 게이트 절연막 및 상기 반도체층과 같은 층의 적층막을 통하여 중첩하는 중첩부를 갖고, 상기 연장전극은 상기 표시화소전극과의 사이에서 축적용량을 형성하는 것을 특징으로 한다.

본 발명의 제2발명에 의한 액티브 매트릭스형 표시소자는 상기 중첩부에 있어서 상기 신호선과 상기 연장전극 사이에 상기 채널 보호막과 같은 층의 막이 개재하는 것을 특징으로 한다.

본 발명의 제3발명에 의한 액티브 매트릭스형 표시소자는 상기 중첩부에서 튀어나온 상기 연장전극상에 상기 게이트 절연막을 통하여 상기 표시화소전극이 형성되어 있는 것을 특징으로 한다.

본 발명의 제4발명에 의한 액티브 매트릭스형 표시소자는 상기 용량구동형 화소가 액정화소인 것을 특징으로 한다.

본 발명의 제5발명에 의한 액티브 매트릭스형 표시소자는 상기 연장전극이 상기 주사선에서부터 연장되어 있는 것을 특징으로 한다.

본 발명의 제6발명에 의한 액티브 매트릭스형 표시소자는 상기 주사선의 연장방향을 따른 윤곽선 내에 상기 채널영역이 형성되어 이루어지는 것을 특징으로 한다.

본 발명의 제7발명에 의한 액티브 매트릭스형 표시소자는 상기 박막트랜지스터가 상기 신호선에 접속될 때 동시에 상기 주사선의 연장방향을 따른 한변과 중첩되는 중첩부를 갖는 드레인 전극 및 상기 표시화소전극에 접속되며 상기 주사선의 연장방향을 따른 다른변과 중첩되는 중첩부를 갖는 소스전극을 구비하고, 상기 소스전극의 중첩부와 상기 드레인 전극의 중첩부와와의 거리에 의해 상기 채널영역의 길이가 규정되어 있는 것을 특징으로 한다.

본 발명의 제8발명에 의한 액티브 매트릭스형 표시소자는 상기 박막트랜지스터가 상기 주사선에 접속된 게이트 전극, 상기 게이트 전극상에 게이트 절연막 및 반도체층을 통하여 적층된 드레인 전극 및 소스전극을 구비하고, 상기 게이트 전극의 윤곽선과 상기 드레인 전극의 윤곽선의 일단의 교점에서부터 상기 게이트 전극과 상기 소스 전극의 윤곽선과의 교점에 이르는 최단간격을 적어도 하나의 간격이 상기 게이트 전극의 윤곽선중 상기 드레인 전극과 겹쳐지는 부분과 상기 소스전극과 겹쳐지는 부분과의 최단간격보다 큰 것을 특징으로 한다.

본 발명의 제9발명에 의한 액티브 매트릭스형 표시소자는 상기 연장전극이 상기 신호선을 끼워서 인접하는 2개의 표시화소전극의 각각과 중첩되는 중첩부를 갖는 동시에 이들 중첩부는 상기 2개의 표시화소전극에 대해서 거의 같은 길이를 갖는 것을 특징으로 한다.

본 발명의 제10발명에 의한 액티브 매트릭스형 표시소자는 상기 박막트랜지스터가 제N행의 상기 주사선에 접속되는 게이트 전극, 상기 신호선과 접속되는 드레인 전극 및 상기 표시화소전극과 접속되는 소스전극을 구비함과 동시에 상기 연장전극은 상기 소스전극과 드레인전극의 윤곽선중 제N-1행의 주사선에 가까운 측의 윤곽선보다도 제N행의 주사선을 향해서 연장되어 있는 것을 특징으로 한다.

본 발명의 제11발명에 의한 액티브 매트릭스형 표시소자는 상기 신호선을 덮어 광학적으로 검은 재료로 이루어지는 띠층(stripe layer)이 설치되는 동시에 이 띠층은 상기 연장전극과 거의 동일폭 또는 좁은 폭인 것을 특징으로 한다.

본 발명의 제12발명에 의한 액티브 매트릭스형 표시소자는 상기 중첩부의 반도체층이 상기 연장전극의 폭방향에 대해서 자기정합적인 형상으로 형성되어 있는 것을 특징으로 한다.

본 발명의 제13발명에 의한 액티브 매트릭스형 표시소자는 상기 중첩부의막이 상기 연장전극의 폭방향에 대해서 자기정합적인 형상으로 형성되어 있는 것을 특징으로 한다.

본 발명의 제14발명에 의한 액티브 매트릭스형 표시소자는 상기 표시화소전극과 연장전극 사이에 개재하는 층의 수가 상기 신호선과 연장전극 사이에 개재하는 층의 수보다 적은 것을 특징으로 한다.

본 발명의 제15발명에 의한 액티브 매트릭스형 표시소자는 상기 표시화소전극이 상기 게이트 절연막에 접하여 설치되어 있는 것을 특징으로 한다.

본 발명의 제16발명에 의한 액티브 매트릭스형 표시소자는 상기 연장전극이 차광성 재료로 형성되어 이

루어지는 것을 특징으로 한다.

본 발명의 제17발명에 의한 액티브 매트릭스형 표시소자는 상기 연장전극이 제N행의 주사선에서부터 연장되는 동시에 이 연장전극과 중첩되는 상기 표시화소전극은 제N+1행의 주사선에 접속된 게이트 전극을 갖는 박막 트랜지스터에 접속되어 있는 것을 특징으로 한다.

본 발명의 제18 발명에 의한 액티브 매트릭스형 표시소자는 상기 연장전극이 상기 주사선보다도 폭이 넓은 것을 특징으로 한다.

본 발명의 제19발명에 의한 액티브 매트릭스형 표시소자는 상기 주사선과 이 주사선을 끼워서 인접하는 2개의 표시화소전극과의 사이를 차광하도록 차광성 재료로 이루어지는 띠층이 설치되어 있는 것을 특징으로 한다.

본 발명의 제20 발명에 의한 액티브 매트릭스형 표시소자는 상기 차광성 재료로 이루어지는 띠층이 상기 절연기판과 떨어져 대향배치된 다른 절연기판상에 설치되어 있는 것을 특징으로 한다.

본 발명의 제21발명에 의한 액티브 매트릭스형 표시소자는 상기 차광성재료에 의해 구획되는 영역에 소정색의 착색층이 형성되어 있는 것을 특징으로 한다.

본 발명의 제22발명에 의한 액티브 매트릭스형 표시소자의 제조방법은 광투과성 기판의 한 면상에 주사선 및 연장전극을 형성하는 공정과, 상기 주사선 및 연장전극을 덮도록 게이트 절연막, 반도체층 및 절연층을 적층 형성하는 공정과, 상기 반도체층상의 절연막을 소정의 형상으로 패터닝(patterning)하는 공정과, 상기 소정의 형상으로 패터닝된 절연층을 덮도록 포토 레지스트(photoresist)를 형성하는 공정과, 상기 광투과성 기판의 다른 면측으로부터 노광하여 상기 포토 레지스트를 상기 주사선 및 연장전극과 자기 정합시키는 공정과, 상기 포토 레지스트를 마스크(mask)로 하여 상기 반도체층을 패터닝하는 공정과, 상기 연장전극의 일부가 겹치도록 표시화소전극을 형성하는 공정과, 상기 연장전극의 상기 표시화소전극과 겹치지 않는 부분상에 신호선을 형성하는 공정과, 상기 표시화소전극의 패턴과 상기 신호선의 패턴을 마스크로 하여 상기 반도체층을 패터닝하는 공정을 구비하는 것을 특징으로 한다.

또한 본 발명의 제23 발명에 의한 액티브 매트릭스형 표시소자의 제조방법은 광투과성 기판의 한 면상에 주사선 및 연장전극을 형성하는 공정과, 상기 주사선 및 연장전극을 덮도록 게이트 절연막, 반도체층 및 절연층을 적층하는 공정과, 상기 절연층을 덮도록 포토 레지스트를 형성하는 공정과, 상기 광투과성 기판의 다른 면측으로부터 노광하여 상기 포토레지스트를 상기 주사선 및 연장전극과 자기정합시키는 공정과, 상기 절연층과 상기 소정형상의 포토 레지스트를 마스크로 하여 상기 반도체층을 패터닝하는 공정과, 상기 연장전극의 일부와 겹치도록 표시화소전극을 형성하는 공정과, 상기 연장전극의 상기 표시화소전극과 겹치지 않는 부분상에 신호선을 형성하는 공정을 구비하는 것을 특징으로 한다.

본 발명의 표시소자에 있어서 단위화소에 포함되는 축적용량은 신호선과 중첩부를 가지도록 설치된 연장전극과 표시화소 전극과의 사이에서 형성되어 있다. 이 연장전극은 표시화소전극과 신호선과의 용량결합을 검감하는 소위 전극실드로서 가능하기 때문에 표시화소 전극과 신호선과의 거리를 작게 한 경우에서도 표시화소전극과 신호선과의 사이의 결합용량이 화소의 구동신호에 부여하는 영향을 작게할 수 있다.

또한 신호선과 연장전극과의 사이에는 TFT를 구성하는 게이트 절연막 및 반도체층과 동일한 층으로 이루어지는 적층막이 끼워 놓여져 있고 이들의 전극간에 단락된 확률을 대폭 감소시킬 수 있다.

그런데 신호선과 연장전극과의 사이에서 중첩부를 형성함으로써 이들의 전극간에 기생용량이 발생한다. 이 기생용량은 반도체층을 가지기 때문에 소위MOS용량으로서 작용한다. 따라서 이 기생용량의 용량값의 크기는 인가전압에 의존해서 변화한다. 즉 기생용량값은 표시내용에 연관해서 변화하고 이 변화량이 큰 경우는 기생용량의 표시에 대한 영향을 특징짓는 것이 곤란하고 경우에 따라서는 화소용량을 원하는 값까지 충전할 수 없고 표시 얼룩을 일으키는 원인이 될 수 있다.

이에 대한 대책으로 본 발명은 신호선과 연장전극의 총간에 삽입하는 반도체층의 막 두께를 충분히 작게 하는 구성을 채용했다. 이 구성에 의하면 기생용량의 변화폭을 작게 하는 것이 가능하게 된다.

반도체층의 막 두께는 바람직하게는 500Å정도이면 통상의 액티브 매트릭스형 액정 표시소자의 구동조건 하에 있어서 기생용량값의 변동폭은 허용할 수 있는 범위이고 표시성능상 문제가 없어 지는 것을 알 수 있었다. 그러나 한쪽에서 반도체층의 막 두께는 TFT의 제조조건에서도 일정한 제약을 받는다. 즉 TFT의 소스·드레인 영역을 분리하는 공정에 있어서 반도체층은 어느 정도의 위협을 받는다. 이 위협을 상정하면 반도체층의 두께는 증대하는 경향이 있다.

그리고 본 발명에서는 TFT의 채널 영역의 반도체층상에 채널 보호막을 형성함으로써 n형 a-Si층의 패턴시 채널영역의 a-Si층이 에칭되는 것을 고려할 필요가 없어지고 반도체층의 두께를 기생용량의 변동폭이 적은 범위로 설정하는 것이 가능하게 되었다. 따라서 연장전극과 표시화소 전극과의 적어도 2층의 유도체 층을 끼워 총간 단락의 확률을 감소시키고 동시에 기생용량의 변동에 의한 표시 얼룩이 발생하지 않는 표시소자를 얻을 수 있게 된다.

[실시예]

이하 도면을 참조해서 본 발명의 한 실시예에 관련된 액티브 매트릭스형 액정표시소자를 상세하게 설명한다.

제1도는 이 액정표시소자의 밑화소 주위부의 평면구조를 나타낸다. 제2도는 상기 액정표시소자의 대향기판의 평면구조를 나타낸다. 제3도는 이 액정표시소자에 있어서 차광되지 않고 화소로서 남게 되는 평면영역을 나타낸다. 제4도는 제1도에 나타난 A-A'선에 따르는 액정표시소자의 단면구조를 나타낸다. 제5도는 제1도 및 제3도에 나타난 B-B'선에 따르는 액정표시소자의 단면구조를 나타낸다.

제1도, 제4도 및 제5도에 나타난 바와 같이 배열 기판(63)은 광투과성 기판(50)의 한 면상에 게이트 절연막(53)을 통해 상호 직교하도록 형성된 주사선(51) 및 신호선(59)을 가진다. 주사선(51)의 폭(Wscn)은

예를들면 14 μ m로 설정되고 신호선(59)의 폭(Wsig)은 예를들면 5 μ m로 설정된다.

표시화소전극(58)은 주사선(51)과 신호선(59)에 의해 구분되는 영역에 각각 형성된다. 신호선(59)과 표시화소전극(59)의 평행부에 있어서 간격(Lsp1)은 예를들면 3 μ m로 설정된다.

TFT(71)은 표시화소전극(58)의 구동과 제어를 실시하는 스위치 소자이고 주사선(51)의 바로 위에 형성된다. 즉 TFT(71)의 게이트 전극(55)은 주사선(51)의 일부에 구성되고 반도체층(55)은 게이트 전극(54)상에 게이트 절연막(53)을 통해 형성되고 소스전극(61) 및 드레인전극(60)이 이 반도체층(55)상에 보호절연막(56)을 통해 형성되고 드레인전극(60)이 신호선(59)의 일부에서 구성되는 적층구조를 가진다.

TFT(71)의 채널 영역은 주사선(51)의 유곽선 내에 포함되도록 형성된다. 이 채널 영역의 길이(L)는 소스전극(61)과 반도체층(55)과의 접촉 영역에서 드레인전극(60)과 반도체층(55)과의 접촉 영역까지의 최단 거리로 나타내고 본 실시예에 있어서 12 μ m로 설정된다. 또한 채널 영역의 폭(W)은 소스전극(61)의 단부가 드레인전극(60)의 단부에 대항하는 길이로 나타내고 본 실시예에 있어서 30 μ m로 설정된다.

또한 상기 주사선(51)은 신호선(59) 바로 아래부에 게이트 절연막(53) 및 반도체층(55)을 통해 연장되어 있고 이 부분이 연장전극(52)을 구성한다. 이 연장전극(52)은 신호선(59)을 사이에 두고 인접하는 2개의 표시화소전극(58)의 간격을 막도록 19 μ m폭으로 형성된다. 즉 연장전극(52)과 이들 2개의 인접 표시화소전극(58)과는 각각 일정폭(Lov1) 예를들면 4 μ m만큼 겹치도록 설치된다. 또한 제1도에 나타난 바와 같이 2개의 연장전극(52)이 각 표시화소전극의 양측에 각각 위치하고 이들이 각각 표시화소전극과 거의 동일한 길이의 중첩부를 가진다.

제2도 및 제4도에 나타난 바와 같이 대향 기판(68)은 광투과성 기판(64)의 한 면상에 형성되고 배열 기판(63)측의 주사선(51)을 따라 행방향으로 뻗어있는 폭 40 μ m의 차광층(65) 및 이 차광층(65)에 직교하는 행 방향으로 각각 뻗어있는 폭 97 μ m의 피로서 형성되는 적색(R), 녹색(G), 및 청색(B)의 착색층(66)을 가진다. 인접하는 2개의 착색층(66)의 간격(Lsp2)은 예를들면 3 μ m로 설정된다. 대향기판(68)은 다시 착색층(66)상에 형성되는 대향전극(67) 및 이 대향전극(67)을 전체를 덮어 형성되는 배향막(70)을 가진다. 제5도에서 나타난 바와 같이 착색층(66)은 배열 기판(63)측의 신호선(59)에 대항하는 영역에서 상호 분리된다.

제3도에 나타난 바와 같이 1화소의 개구는 행 방향으로 늘어서는 차광층(65)과 열 방향으로 늘어서는 연장전극(52) 및 신호선(59)에 의해 포함된 영역으로 규정된다.

다음으로서 상술한 액티브 매트릭스형 액정표시소자의 제조방법을 설명한다. 우리로 이루어지는 광투과성 기판(50)의 일주면상에 차광성 재료인 Ta막을 스퍼터링법을 사용해서 3000Å 두께로 피착한 후 소정의 형상으로 포토에칭함으로써 주사선(51)과 주사선(51)의 일부인 게이트 전극(54) 및 연장전극(52)을 형성한다. 다음으로 이들의 전극을 덮도록 SiO₂막을 플라즈마CVD 법에 의해 3500Å 두께로 퇴적하고 게이트 절연막(53)을 형성한다.

다음으로 i형 수소화 비정질 실리콘(amorphous Silicon)(이하 a-Si라 칭한다)층을 500Å, SiNx층을 2000Å 두께로 플라즈마CVD법을 사용해서 퇴적한다. 다음으로 이 SiNx층을 소정의 형상으로 포토에칭하고 보호절연막(56)을 형성한다. 또한 플라즈마CVD법을 사용해서 n형 a-Si층을 500Å 형성하고, 이 n형 a-Si층 및 a-Si층을 소정의 형상으로 포토에칭해서 반도체층(55) 및 저항층(57a) 및 (57b)을 형성한다.

다음으로 ITO막을 스퍼터링법에 의해 1000Å 퇴적하고 소정의 형상으로 포토에칭함으로써 표시화소전극(58)을 형성한다. 그리고 Mo막을 700Å, 이어서 Al막을 3500Å의 두께로 스퍼터링법에 의해 퇴적하고 소정의 형상으로 포토에칭해서 신호선(59) 및 드레인전극(60), 소스전극(61)을 형성한다. 그리고 포토레지스트를 남긴 채 드레인전극(60)과 소스전극(61)과의 간격에 있는 n형 a-Si층을 제거한다. 최후로 SiNx를 막으로 이루어지는 비활성화막(62)을 플라즈마CVD법을 사용해서 전면에 형성함으로써 원하는 배열기판(63)이 얻어진다.

한편 우리로 이루어지는 광투과성 기판(64)의 한 면상에는 Cr막을 스퍼터링법에 의해 0.1 μ m 퇴적한 후 소정의 형상으로 포토에칭해서 차광층(65)을 형성하고 이 차광층에 의해 분리된 각 영역에는 R, G, B의 착색층(66)을 형성한다.

이 착색층(66)은 감광성 레지스트에 R, G, B의 안료를 분산시킨 층을 원하는 영역에 포토에칭 프로세스를 사용해서 형성해도 좋다. 또한 결함수지중에 안료를 분산시킨 층을 인쇄전사에 의해 원하는 영역으로 형성해도 좋다. 또한 본 실시예에서는 감광성 레지스트중에 안료를 분산시킨 층을 1.2 μ m의 두께로 형성한 후 포토에칭함으로써 각 착색층(66)을 형성했다.

또한 ITO로 이루어지는 대향전극(67)을 스퍼터링법에 의해 1500Å의 두께로 형성함으로써 대향기판(68)이 얻어진다.

이렇게 해서 얻어진 배열기판(63) 및 대향기판(68)의 각각의 전극형성면 전면에 저온경화형의 폴리이미드막을 인쇄 도포하고 러빙 처리를 실시함으로써 폴리이미드막에 소정 방향의 배향성을 부여해서 배향막(69) 및 (70)을 형성한다. 그리고 배열기판(63)과 대향기판(68)을 각각의 배향방향에 거의 90°를 이루도록 조합해서 정렬하고 액정셀을 형성한다. 이 때 배열기판(63)과 대향전극(68)과의 위치 맞춤은 미리 각각의 기판에 광투과성 기판단체의 상태로 소정의 위치로 설정된 배열멘트마크를 이용해서 실시한다. 이어서 액정셀로 액정물질을 주입하고 배열기판(63)과 대향기판(63)의 외면에 각각 편광판(72) 및 (73)을 피착해서 본 실시예의 액티브 매트릭스형 액정표시소자가 완성된다.

다음으로서 상기 액티브 매트릭스형 액정표시소자의 동작의 한 예를 설명한다.

제6도는 이 액티브 매트릭스형 액정표시소자의 각화소의 동작회로를 나타낸다. 이 동작회로는 표시화소전극(58)과 연장전극(52)과의 용량결합에 의해 형성되는 축적용량(Cs)과, 표시화소전극(58)과 게이트 전극(54)의 양측에 인접하는 2개의 신호선과 용량결합에 의해 각각 형성되는 용량(Cds1) 및 (Cds2)와 게이트 전극(54)과 소스전극(61)과의 용량결합에 의해 결합되는 용량(Cgs)과, 액정층을 통한 표시화소전극(58)과 대향전극(67)과의 용량결합에 의해 형성되는 액정용량(Clc)과, 연장전극(52)과 신호선(59)과의

특히 중첩부에 있어서 용량결합에 의해 형성되는 용량(C_x)을 가진다.

제7도는 이 액티브 매트릭스형 액정표시소자의 구동파형의 한 예를 나타낸다. 이 액정표시소자는 화면 위쪽의 행에서 차례로 주사선(51)의 한개에 선택필스(선택전압)를 공급하고 나머지의 주사선(51)에 비선택필스(비선택 전압)를 공급한다. 각 주사선(51)에 있어서 선택전압은 1프레임마다 변화하는 화상의 1수평 주사기간과 동일한 입력기간(T_{on})만큼 지속하고 비선택전압은 선택전압의 차단에서 재 인가까지의 기간과 동일한 유지기간(T_{off})만큼 지속한다. 한편 이 액정표시소자는 1수평주사 사이클로 1라인분의 화소신호를 각각 신호선(59)에 공급한다.

이 화상신호의 극성은 전압(V_{sig})을 기준으로 해서 소정주기마다 예를들면 프레임마다 반전된다.

본 실시예에 있어서 선택전압($v_{g, on}$)은 25V, 비선택전압($v_{g, off}$)은 -2V로 했다. 또한 화소신호는 기준 전압(v_{sig})을 7V로 설정하고 이것을 중심으로 신호전극(v_{sig})의 전폭이 정·부(positive, negative) 모두 최대 5V 즉 정폭의 최대 전폭시 12V, 부폭의 최대 전폭시 1V가 되도록 설정했다.

표시화소전극(58)의 전위(v_p)는 기간(T_{on})에 있어서 신호선 전압에 따른 레벨로 설정하고 기간(T_{off})에 있어서 이 전위레벨로 유지된다. 표시화소전극은 기간(T_{off})에 있어서 비선택 전압이 인가되는 주사선(51)의 일부인 연장전극(52)와 축적용량(C_s)으로 용량 결합된 상태에 있기 때문에 전위(v_p)가 이 기간(T_{off})중에 대폭 변동하는 것을 방지할 수 있다.

또한 액정층의 광투과율은 각 화소 영역에서 대향전극(67)의 전위(V_{com})와 표시화소 전극(58)의 전위(v_p)와의 전위차에 따라 변화하고 이것에 의해 화소의 표시가 실시된다. 본 실시예에 있어서 대향전극(V_{com})은 6V로 설정된다.

상기한 본 실시예의 액티브 매트릭스형 액정표시소자에 있어서 개구율을 구한 바 70%이고 종래의 액정표시소자에 비해 비약적으로 광원광의 이용효율이 높았다. 또한 빛이 화소전극(58) 상호간의 영역을 투과하지 않는 양호한 표시화상을 얻을 수 있었다.

즉 유지기간중에 있어서 표시화소전극(58)은 신호선(59)의 전위변화의 영향을 받아 1수평 주사사이클로 변동한다. 신호선(59)의 전위변화는 화상정보에 의존하기 때문에 이 표시화소전극(58)의 전위변동을 일률적으로 보충하는 것은 곤란하다. 이것에 대해 주사선(51)의 전위는 이 유지기간중에 비선택 전위에 고정되기 때문에 이 주사선(51)에 의한 표시화소전극의 전위변동은 거의 일정량이고 예를들면 대향전극 전위를 이동시킴으로써 보상되는 것이 가능하다.

본 실시예에서는 상기한 점을 고려해서 연장전극(52)이 신호선(59)과 표시화소전극(58)과의 평행부에 대응해서 설치되고 소정길이의 중첩부가 다시 신호선(59)과 표시화소전극(58)에 각각 중첩되는 부분으로서 연장전극(52)에 설치된다. 이 구조에 의하면 각각 중첩되는 부분으로서 연장전극(52)으로 설치된다. 이 구조에 의하면 연장전극(52)이 표시화소전극(58)을 신호선(59)로부터 전기적으로 차폐하는 효과가 얻어진다. 이렇게해서 표시화소전극(58)의 전위변동을 대폭으로 경감할 수 있고 신호선(59)과 표시화소전극(58)을 근접시키는 것이 가능하게 되었다.

그러나 주사선(51)과 대향전극(67)과의 사이의 결합용량은 연장전극(52)을 설치함으로써 증대할 우려가 있다. 이 결합용량이 지나치게 크게 되면 주사선(51)의 시정수가 증대하고 이것에 의해 주사선(51)의 선택필스로 왜곡을 발생한다. 선택필스의 공급끝에서 먼 화소가 될수록 필스의 왜곡이 크게 된다. 이것에 의해 TFT의 도통시간이 소정의 입력시간보다 짧게 되거나 TFT가 정상으로 기능하지 않기 때문에 표시화소 전극(58)에 원하는 전위를 입력하지 못할 우려가 있다.

그러나 본 실시예에서는 연장전극(52)이 기판(50)과 게이트 절연막(53)과의 사이에 있어서 신호선(59) 및 표시화소전극(58)에 대응하는 위치에서 형성된다. 즉 연장전극(52)은 대향전극(67)에서 멀어진 측에 설치된다. 이것은 연장전극(52)과 대향전극(67)과의 사이의 용량을 액정용량과 게이트 절연막 용량과의 직렬용량에 의해 결정시키기 위해 실시하는 것으로 대향전극(67)과 주사선(51) 및 연장전극(52)과의 결합용량을 대폭으로 감소하는 것을 가능하게 한다.

또한 본 실시예에 있어서 게이트 절연막의 비유전율은 약 4이고 한쪽 액정용량의 비유전율은 3.5~8이었 다. 이것을 설계의 액정표시소자의 동작조건에 적용해서 계산한 결과 연장전극(52)상에 절연막을 통하지 않고 액정표시소자를 제조한 경우에 비해 결합용량을 약 1할 이상 경감할 수 있는 것을 알았다. 이 경감에 의해 초래되는 효과는 극히 크다.

본 실시예의 구조를 적용하면 1920개 이상의 신호선을 가지고 주사선에 대한 용량이 큰 액티브 매트릭스형 액정표시소자를 충분히 구동하는 것이 가능했다. 즉 액정을 구동할 때 신호선에 입력되는 신호를 소정주기로 교류화함과 동시에 대향전극전위를 신호선 전위와 동기시켜 역극성이 되도록 교류구동하는 구동방법이 알려져 있다. 이 구동방법에 의하면 신호선 구동회로의 내압을 내릴 수 있고 표시장치의 저열화에 유리하다.

그러나 대향전극을 교류구동할 때 대향전극에 부가되는 용량이 지나치게 크게 되면 대향전극의 시정수가 크게되고 대향전극 구동신호의 왜곡을 발생한다.

그러면 대향전극으로의 전력공급단에서 멀어짐에 따라 액정화소에 충분한 전위가 입력되지 않고 표시열 폭이 발생할 우려가 있다.

이것에 대해 본 실시예의 구조에 있어서는 대향전극과 주사선 및 연장전극과의 결합용량을 감소시킬 수 있기 때문에 상기 표시 열폭의 감소에 크게 기여한다. 특히 구동신호의 극성반전주기를 예를 들면 1수평 주사기간 단위정도로 짧게 한 경우에 그 효과는 현저하다.

또한, 본 실시예에서는 연장전극(52)이 주사선(51)과 일체화된 구조이기 때문에 연장전극(52)에 전압을 인가하는 전력공급 모선을 주사선(51)과는 독립적으로 형성할 경우에 필요로 되는 전력공급 모선의 점유 공간과 주사선(51)과 전력공급 모선의 분리를 위한 공간을 생략할 수 있다. 또한, 연장전극(52)은 대부분의 유지 기간에 있어서 주사선과 같은 일정한 전위로 유지되기 때문에 신호선(59)과

표시화소전극(58)과의 결합용량을 경감하여, 신호선(59)과 표시화소전극(58)을 근접시키는 것이 가능하게 된다. 또한 연장전극(52)은 서로 근접하는 신호선(59)과 표시화소전극(58)과의 사이에 위치하는 영역을 덮도록 배치되기 때문에 차광층으로서의 면적을 대폭적으로 저감시켜, 화소의 개구율을 대폭적으로 향상시킬 수 있다.

여기서 이 개구율의 향상에 대해서 또한 상세하게 설명한다. 액티브 매트릭스형 액정표시소자에서는 화소 주변부의 액정 물질이 이상 배향을 보이는 이른바 「틸트리버스(tilt reverse)」 현상이 발생하는 것이 알려져 있지만, 본 실시예에서는 신호선 방향을 따르는 틸트리버스를 완전하게 감출 수 있으며 또한 양호한 표시 상태를 얻을 수 있다. 즉, 틸트리버스 현상이라는 것은 화소 주변에 위치하는 액정 물질이 표시화소전극과 신호선의 사이의 전계 방향을 따라서 배열되며, 이 부분의 액정 물질이 정상적으로 배향해 있는 액정 물질의 초기 상태의 배향 방향과 반대 방향으로 일어났을 경우에 정상으로 배향해 있는 액정 물질과의 경계부에서 빛의 누락이 생기는 현상이다.

본 실시예에서는 표시화소전극과 연장전극(52)이 겹쳐진 부분의 면적을 적당하게 조절함으로써 틸트리버스 영역을 완전하게 감출 수 있다. 연장전극(52)은 통상 주사선(51)의 비선택 전위 즉 0V 부근에 설정되고, 표시화소전극(58)은 예를 들면 6V를 중심으로 해서 정부 3V에서 5V의 전폭을 가진 신호 전위에 설정된다. 이 경우 연장전극(52)과 표시화소전극(58)과의 사이에도 전계가 생기며, 연장전극(52)으로부터의 전계가 표시화소전극(58)과 신호선(59)의 간격을 빼고 새롭게 틸트리버스를 발생시키는 것이라고 추측된다. 그렇지만, 이 신호선(59)근방에 생기는 틸트리버스 영역을 감추면 연장전극(52)끝에서 안쪽의 유효 표시 영역에 있을 액정층이 표시화소전극(58)과 대향전극(67)과의 사이의 전계에 의해서 직접적으로 지배되어 본래의 배향 방향으로 배향된다. 즉, 이 액정층은 유효 화소 영역에 있어서 연장전극(52)으로부터의 전계에 의한 직접적인 영향은 받지 않기 때문에 새로운 틸트리버스가 이 유효 화소 영역에 발생하는 것을 피할 수 있다.

이와 같이 해서 차광 수단을 독립적으로 설치하지 않고 신호선(59)과 표시화소전극(58)과의 사이에 생기는 틸트리버스 영역을 감출 수 있기 때문에 연장전극(52)은 개구율 향상에 더욱 기여할 수 있다. 또한, 본 실시예의 액티브 매트릭스형 액정표시 소자는 신호선 방향을 따른 틸트리버스는 관찰되지 않았다.

본 실시예의 구조에서는 연장전극(52)의 폭이 틸트리버스 영역을 감추는 것이 가능한 폭으로 설정된다. 주사선(51)의 폭은 연장전극(52)의 폭에 준해서 결정하면 좋지만, 연장전극(52)의 폭보다도 작게 결정되는 것이 바람직하다.

TFT(71)의 동작 스피드는 주사선(51)상에 위치하는 TFT(71)의 채널 길이를 짧게 함으로써 향상된다. 그러나, 주사선(51)의 폭을 바꾸지 않고 채널 길이만을 짧게 하면 소스전극(61)과 주사선(51)이 겹친 면적이 증대하여, 이들 전극간의 기생 용량도 증가한다. 표시 화소전극(58)의 전위의 변동량 ΔV_p 는 다음 식으로 나타내어 진다.

$$\Delta V_p = (C_{gs}/C_l) \cdot \Delta V_g$$

(여기서 $C_l = C_{gs} + C_{lc} + C_s + C_{ds1} + C_{ds2} + C_x$, ΔV_g : 주사선에 인가되는 선택전위와 비 선택 전위와의 전위차)

본 실시예에 있어서는 용량 C_x 는 MOS용량으로서 작용한다. 이 용량의 특성을 조사하기 위해 화소부와 동일 구조의 축전기(capacitor)를 포함한 TE6(Test Elementary Group)을 표시 영역의 소자와 동일 공정으로 제작하여, 이것에 소정의 바이어스 전압을 주어 용량치의 변동을 조사했다.

제8도는 그 측정 결과를 나타낸다. 같은 도면 세로 축은 측정된 용량값 C 를 게이트 절연막만을 유전체층으로 한 축전기의 용량치 C_{ox} 로 규격화한 값이며, 한편 가로 축은 바이어스 전압의 값을 나타낸다. 또한 파선을 나타내는 곡선은 TE6의 측정 결과이다. 같은 도면에 나타낸대로 바이어스 전압이 15V에서 -15V의 범위에 대한 TE6의 용량값의 변동폭은 0.04정도였다.

이 바이어스 전압의 범위는 실제의 구동 조건하에서 화소 주변의 용량으로 인가되는 전압을 상정하고 있다.

이와 같이 본 실시예에 있어서 화소에 기생하는 용량 C_x 의 변동은 매우 작다. 따라서 이 전위 변동량 ΔV_p 는 연장전극(52)과 표시화소전극과의 사이의 용량 C_s 를 적정화함으로써 보상 가능하게 된다. 이렇게 해서 본 실시예의 액정 표시 소자에 있어서는 표시 얼룩의 발생을 저감시킬 수 있다.

그리고, 이것과 비교하기 위해서 반도체층상에 채널 보호막을 설치하지 않고 액티브 매트릭스형 액정 표시 소자를 제작하고, 마찬가지로 그 축적 용량부와 동일 구조의 축전기로 이루어진 TE6를 제작하여 용량값의 변동을 조사했다. 그 결과를 제8도에 실선으로 나타냈다. 또한 그 때의 제조 방법 및 평가 조건은 채널 보호막을 설치하지 않은 점 및 그것에 따라서 반도체층의 두께를 3300Å으로 한 것 이외는 본 실시예의 액티브 매트릭스형 액정 표시 소자와 공통으로 했다. 같은 도면에 나타낸대로 TE6의 용량값의 변동폭은 0.33정도에 도달했다. 이 액티브 매트릭스형 액정 표시 소자를 상기 구동 조건을 이용해서 점동시키면 양호한 유지 특성을 얻을 수 있고 표시 성능이 현저하게 악화한다는 것을 알았다.

또한 본 실시예의 구조를 이용한 액티브 매트릭스형 액정 표시 소자에 있어서는 신호선(59)과 연장전극(52)과의 쇼트는 발생하지 않고 결합이 없는 표시 소자를 얻을 수 있었다.

또한 본 실시예에서는 제 N행의 주사선(51)은 연장전극(52)과 일체적으로 설치된다. 이 연장전극(52)은 제 N+1행의 표시화소전극(58)과 용량 C_s 를 구성한다. 이 표시화소전극(58)의 전위는 선택 전압이 제 N행의 주사선에 인가될 때에 변동한다. 선택 전압은 이 직후에 제 N+1호의 주사선(51)에 인가되며 신호선(59)으로부터의 화상 신호가 제 N+1행의 표시화소전극(58)에 입력된다. 제 N행의 연장전극(52)의 전위는 선택 전압이 다시 제 N행의 주사선(51)에 인가될 때까지의 유지 기간에 있어서는 변화하지 않는다. 따라서, 표시화소전극(58)이 정규 화상 신호로 유지되는 시간이 대략 유지기간에 일치한다. 액정층의 투과율은 인가 전압의 설효값에 따라서 변화하기 때문에 표시 화상은 표시화소전극(58)의 전위가 연장전극(52)의 전위와 함께 변동함에 따른 영향을 거의 받지 않는다.

본 실시예에서는 TFT(71)의 채널 영역이 주사선(51)의 음극선내에 들어가도록 형성되어 있다. 이 채널 영역의 배치는 연장전극(52)이 표시화소전극(58) 및 신호선(59)에 겹쳐서 형성되는 구조를 제약하지 않으며 개구율의 향상에 크게 기여하고 있다.

또한, 본 실시예에서는 두개의 연장전극(52)이 표시화소전극(58)의 양측에 위치하며, 이것이 신호선(59) 및 표시화소전극(58)과 대략 같은 길이의 중첩부를 가지기 때문에 연장전극(52)의 긴쪽 방향으로 표시화소전극(58)과의 위치가 벗어나는 경우가 생겨도 좌우 신호선(59)과 표시화소전극(58)의 용량 결합은 항상 대략 일치한 상태로 된다. 이 구조는 이른바 「V 라인 반전 구동」을 적용할 경우에 특히 가장 적당하다.

V 라인 반전 구동이라는 것은 인접하는 신호선끼리 인가 전압이 신호선의 중심 전위에 관해서 서로 역극성이 되도록 구동하는 방식이며, 이것을 행함에 따라 다음과 같은 이점이 있다. 즉, 표시화소전극의 전위는 앞에서 설명한대로 신호선과의 용량 결합에 의해서 유지 기간중에 변동을 받지만 이 표시화소전극에 인접하는 한쪽의 신호선에 의해서 표시화소전극 전위가 정극성쪽으로 변동을 받아도 다른쪽의 신호선이 부극성쪽으로 표시화소전극 전위를 변동시키기 때문에 외관상 변동량이 캔슬(cancel)되는 모양이 된다.

단, 표시화소전극의 좌우로 형성된 각 용량이 조화되어 있지 않으면 이 캔슬 효과는 손상되어 버린다. 그래서, 본 실시예에서는 표시화소전극의 좌우로 연장전극과 신호선 및 표시화소전극과의 중첩부를 대략 같게 되도록 배치했기 때문에 그 결과 화소 주변에 형성된 용량은 조화되어 상술한 캔슬 효과를 손상시키는 일은 없다. 따라서, 신호선(59)과 표시화소전극(58)과의 용량 공급을 저감할 수 있는 본 실시예의 기본적 화소 구조와 더불어 표시화소전극의 유지 기간중의 전위 변동을 억제해서 매우 양호한 표시 품질을 얻을 수 있다.

이와 같이 해서 본 실시예에서는 높은 개구율을 실현하면서 표시 품질이 양호한 애정 표시 소자를 얻을 수 있다. 또한 상술한 실시예는 여러가지로 변형하는 것이 가능하다. 예를 들면 축적 용량 Cs를 표시화소전극(58)과 연장전극(52)과의 총사이에 게이트 절연막(53)만을 통하여 형성함으로써 축적 용량 Cs부에서는 필요한 축적 용량 값을 확보하며, 한편 연장전극(52)과 신호선(59)과의 총사이에 게이트 절연막(53)과 반도체층(55)과의 적층막을 개재시킴에 따라서 기생 용량이 되는 용량Cx의 용량값을 저감하는 것이 가능하다.

또한, 제9도에 나타난 제1형 변형예와 같이 연장 전극(52)을 주사선(51)으로부터 분기 시키지 않고 독립적인 전력공급선으로부터 분기시켜도 좋다. 이 경우 개구율은 조금 저하하지만, 축적 용량 Cs에 인가하는 전위를 임의의 값으로 설정할 수 있기 때문에 구동 조건 설정의 자유도가 높아진다고 하는 이점이 있다. 또한 이 변형예에 있어서는 연장전극(52)의 전위를 대향전극(67)에 인가하는 전위와 같은 전위로 하여 구동했다. 이 변형예의 애정 표시 소자에 있어서 개구율은 60%이며, 높은 값을 실현할 수 있었다. 또한 표시 얼룩은 인정되지 않고 높은 표시 품질을 달성할 수 있었다.

또한 제10도에 나타난 제2변형예처럼 연장전극(52)상의 반도체층(55)을 연장전극(52)에 자기 정합적인 형태로 설치해도 좋다.

이하에 이 제2변형예를 상세하게 설명한다.

제10도는 본 변형예의 액티브 매트리스형 애정 표시 소자의 일화소주변부의 평면도를 나타낸다. 제11도는 제10도의 선 E-E'를 따르는 단면도를 나타낸다. 또한, 제12도는 제11도의 선 F-F'를 따르는 단면도를 나타낸다. 본 변형예의 애정 표시 소자의 기본 구조는 제1도에 나타난 애정 표시 소자에 준한 것이다.

다음에 본 실시예의 액티브 매트리스형 애정 표시 소자의 제조 방법을 제 13도를 이용해서 설명한다.

최초로 유리로 이루어진 광투과성 기판(50)위에 Ta막을 스퍼터링법을 이용해서 3000 Å의 두께로 피막한 후 소정의 형태로 포토 에칭함으로써, 주사선(51)과 연장전극(52) 및 주사선(51)과 일체의 게이트 전극(54)을 형성한다(제13도(a)). 이어서, 이들 전극을 덮도록 플라즈마 CVD법에 의해 SiO_x막을 두께 3500 Å으로 퇴적함에 따라서 게이트 절연막(53)을 형성한다. 또한, 이 위에 두께 500 Å의 a-Si층(55)과 두께 2000 Å의 SiNx막을 연속 형성한 후에 이 SiNx막을 소정의 형태로 포토 에칭함으로써 보호절연막(56)을 형성했다(제13도(b)).

이어서, 플라즈마 CVD법에 의해 n형 a-Si층(57)을 700 Å 퇴적한 후에 예를 들면 OFPR-800(상품명:동경 용화제)처럼 포지티브(positive) 레지스터(85)를 전체면에 도포하고, 계속해서 광투과성 기판(50)의 포지티브 레지스터(85)가 도포되어 있지 않는 주변측으로부터 전체면을 노광했다(제13도(c)).

그리고, 포지티브 레지스터(85)를 현상후에 이 레지스터(85)의 패턴으로 노출되어 있는 n형 a-Si층(57) 및 a-Si층(55)을 각각 에칭 제거하여 이들을 게이트 전극(54) 및 연장전극(52)에 자기 정합 형상으로 패터닝했다.(제13도(d)).

이어서, ITO막을 스퍼터링법에 의해 1000 Å 퇴적하고, 소정의 형태로 포토 에칭함으로써 표시화소전극(58)을 형성했다(제13도(e)). 그리고, Mo막을 700 Å, 계속해서 Al막을 3500 Å, 스퍼터링법을 이용하여 연속적으로 막형성한 후에 이들을 소정의 형상으로 패터닝해서 신호선(59) 및 드레인전극(60), 소스전극(61)을 형성했다(제13도(f)). 그리고, 이들의 전극 패턴 상의 포토 레지스터(86)를 박리하지 않은채 이것을 에칭 마스크로 해서 전극 패턴으로부터 노출되어 있는 n형 a-Si층(57) 및 a-Si층(55)을 에칭 제거하고, 그 후 포토 레지스터(86)를 제거했다. 이렇게 하여 반도체층(55b, 55c) 및 저항층(57a, 57b, 57c)을 형성했다(제13도(g)).

최후에 두께 2000 Å의 SiNx막으로 이루어진 비활성화막(62)을 플라즈마 CVD법을 이용해서 전체면에 형성함에 따라서 원하는 배열 기판(63)이 얻어졌다. 이후는 제1의 실시예와 동일하게 해서 액티브 매트리스형 애정 표시 소자를 제작했다.

본 변형예에 있어서, 주사선(51)의 폭 W_{scn} 은 $14\mu m$, 신호선(59)의 폭 W_{sig} 은 $5\mu m$, 신호선(59)과 표시화소전극(58)의 간격 L_{sp2} 은 $4\mu m$ 로 설정된다. 또한 표시화소전극(58)과 연장전극(52)의 겹침 길이 L_{ov} 는 $4\mu m$ 로 설정된다.

이 때 배열 기판(63)위에 있어서 연장전극(52)의 폭 L_{s2} 는 다음 식으로 나타내어진다.

$$L_{s2}=2(L_{ov}+L_{sp2})+W_{sig}$$

따라서 본 변형예에 있어서 연장전극(52)의 폭은 위의 식으로부터 $L_{s2}=21\mu m$ 로 결정되었다.

또한 본 변형예의 개구를 향상 효과 검증하기 위하여 제14도에 나타난 패턴을 제작했다. 또한 제15도는 제14도의 선 6-6'을 따른 단면도이다. 이 액티브 매트릭스형 액정 표시 소자에 있어서, 연장전극(52)위의 반도체층(55b, 55c)과 저항층(57c, 57d)은 연장전극(52)에 자기 정합되지 않고 통상의 포토 에칭 공정을 이용해서 형성되었다. 따라서, 반도체층(55b)을 형성하는 공정에 있어서, 연장전극(52)과의 마스크 중첩 마진(margin)(L_{m1})을 예상할 필요가 있다. 마찬가지로 표시화소전극(58)을 형성하는 공정에 있어서는 반도체층(55b)과의 마스크 중첩 마진(L_{m2})을 예상할 필요가 있다. 또한 신호선(59)을 형성하는 공정에 있어서는 반도체층(55c)과의 마스크 중첩 마진(L_{m3})을 예상할 필요가 있다. 따라서, 연장전극(52)의 폭 L_{s1} 은,

$$L_{s1}=2(L_{ov}+L_{m1}+L_{m2}+L_{m3}+L_{sp1})+W_{sig}$$

로 결정되며, 예를 들면 $L_{m1}=L_{m2}=L_{m3}=3\mu m$, $L_{sp}=4\mu m$ 로 하면 $L_{s1}=39\mu m$ 로 된다. 이것과 비교하면 본 변형예의 액티브 매트릭스형 액정 표시 소자에 있어서, 마스크 중첩 마진에서 요구되는 연장전극(52)의 폭은 1/2정도가 된다. 따라서, 개구율을 대폭으로 향상시킬 수 있다.

또한 제16도에 나타난 제3변형예와 같이 신호선(59)과 연장전극(52)과의 층사이에 또한 절연층(56b)을 삽입해도 좋다. 이에 따라 층사이의 소트의 발생 확률을 또한 저감시키는 것이 가능하게 된다. 또한, 절연층을 연장전극과 자기 정합적으로 설치함으로써, 높은 개구율을 실현하는 것이 가능하게 된다. 이하에 이 변형예를 상세하게 설명한다.

제16도는 본 변형예의 액티브 매트릭스형 액정 표시 소자의 일화소 주변부의 평면도를 나타낸다. 제17도는 제16도의 선 H-H'를 따른 단면도를 나타낸다. 본 변형예의 액정 표시 소자의 기본 구조는 제1도에 나타난 액정 표시 소자에 준한 것이다.

이어서, 본 변형예의 액티브 매트릭스형 액정 표시 소자의 제조 방법을 제18도를 이용해서 설명한다. 유리로부터 이루어진 광투과성 기판(50)위에 주사선(51)과 연장전극(52) 및 주사선(51)과 일체인 게이트전극(54)을 형성한다(제18도(a)). 이어서, 이들의 전극을 덮도록 게이트 절연막(53)을 형성한다. 또한 이 위에 두께 500 \AA 의 a-SiNx막을 연속 성막한다.

이 후에 포지티브형의 포토 레지스터(85)를 전체면에 도포하여 광 투과성 기판(50) 미면으로부터 노광한다(제18도(b)). 이어서, 이 포토 레지스터(85)를 현상하여, 게이트 전극(54)에 대항하는 영역을 자기 정합적으로 레지스트를 형성하고 이 패턴에서 노출한 SiNx막을 에칭 제거하여 절연층(56a, 56b)을 형성한다(제18도(c)).

그리고, 이 위에 플라즈마 CVD법에 의해 n형 Si층(57)을 700 \AA 퇴적한 후, 전극(54)과 대항하는 부분에 포토 레지스트(87)를 형성한다(제18도(d)). 계속해서 이것을 에칭 마스크로 해서 레지스트(87) 및 보호 절연층(56b)의 패턴으로 부터 노출되어 있는 n형 a-Si층(57) 및 a-Si층을 각각 에칭 제거한다(제18도(e)).

다음으로 ITO막을 스퍼터링법에 의해 1000 \AA 퇴적하고 소정의 형상으로 포토 에칭함으로써 표시화소전극(58)을 형성한다(제18도(f)). 그리고 Mo막을 700 \AA , Al막을 3500 \AA , 스퍼터링법을 이용하여 연속적으로 막형성한 후 소정의 형상으로 패턴화하여 신호선(59) 및 드레인전극(60), 소스전극(61)을 형성한다(제18도(g)). 그리고 이들 전극패턴상의 포토 레지스트(88)를 박리하지 않은채 이를 에칭제거하고 그 후 포토레지스트(88)를 제거한다. 이렇게 하여 저항층(57a, 57b)을 형성한다(제18도(h)). 이후 상기 실시예 및 변형예와 똑같이 하여 배열기판(63) 및 액티브 매트릭스형 액정 표시소자를 제작했다.

본 변형예에 있어서는 주사선(51)의 폭(W_{scn})은 $14\mu m$, 신호선(59)의 폭(W_{sig})은 $5\mu m$, 신호선(59)과 표시화소전극(58)의 간격(L_{sp1})은 $3\mu m$ 로 설정된다. 또 표시화소전극(58)과 연장전극(52)의 겹침길이(L_{ov})는 $4\mu m$ 이다.

이때 배열기판(63)상에 있어서의 연장전극(52)의 폭(L_{s2})은 다음식으로 나타내어진다.

$$L_{s2}=2(L_{ov}+L_{sp1})+W_{sig}$$

따라서 본 변형예에 있어서의 연장전극(52)의 폭은 상기식에서 $L_{s2}=19\mu m$ 로 결정되었다.

또한 본 변형예의 개구를 향상 효과 검증하기 위해 제19도 및 제20도에 나타내는 패턴을 제작했다. 이 액티브 매트릭스형 액정 표시소자에 있어서는 연장전극상의 절연층은 자기정합형상으로 형성되어 있지 않고 통상의 포토에칭법으로 형성했다. 이 때문에 반도체층(55b)을 형성하는 공정에 있어서는 연장전극(52)과의 마스크중첩마진($L_{m1}+L_{m2}$)을 예상할 필요가 있다. 똑같이 절연층(56b)을 형성하는 공정에 있어서는 반도체층(55b)과의 합침마진(L_{m1}, L_{m4})을 예상할 필요가 있다. 또 표시화소전극(58)을 형성하는 공정에 있어서는 절연층(56b)과의 합침마진(L_{m3})을 예상할 필요가 있다.

그리고 절연층(56c)을 형성하는 공정에 있어서는 반도체층(55c)과의 합침마진(L_{m5})을, 신호선(59)을 형성하는 공정에 있어서는 절연층(56c)과의 합침마진(L_{m6})을 예상하지 않으면 안된다. 따라서 연장전극(52)의 폭(L_{s1})은,

$$L_{s1}=2(L_{ov}+L_{m1}+L_{m2}+L_{m3}+L_{m4}+L_{m5}+L_{m6}+L_{sp1})+W_{sig}$$

로 결정되고, 예를 들면 $L_{m1}=L_{m2}=L_{m3}=L_{m4}=L_{m5}=L_{m6}=3\mu\text{m}$ 인 경우, $L_{s1}=55\mu\text{m}$ 가 된다.

따라서 본 변형예의 액티브 매트릭스형 액정표시소자에 있어서, 연장전극(52)의 폭은 1/3 정도로 줄고, 따라서 개구율을 대폭적으로 향상할 수 있다. 또 연장전극과 신호선과의 공간소트는 전혀 발생하지 않는다.

또한 본 실시예에 있어서는 제17도에 나타내는 바와 같이 인접하는 표시화소전극끼리는 a-Si층을 통하여 직접 연결된 형상으로 되어 있다. 이때 a-Si층이 가변저항으로서 기능하고 경우에 따라서는 광리크(leak)전류가 발생하여 인접표시화소전극이 소트해버리는 것이 예상되었지만, 실험에 의하여 전혀 문제가 되지 않는 것이 확인되었다. 이것은 a-Si층이 500Å로 매우 얇게 형성되어 있으며, 인접하는 표시화소전극의 사이에서 포토헤리어가 충분히 생성되지 않았기 때문이라고 생각된다. 따라서 a-Si층을 축적용량전극상에서 분리하는 공정을 도입할 필요가 없고, 제조공정을 간략화할 수 있다.

이렇게 하여 본 변형예의 액티브 매트릭스형 액정표시소자에 있어서는 연장전극과 신호선과의 공간소트를 방지하는 동시에 개구율을 향상시킬 수 있었다.

또한 제21도에 나타내는 제4변형예와 같이 대향기판(68)상의 차광층(65)의 형상을 변경해도 좋다. 즉 연장전극(52)은 소스전극의 단부를 넘어서 인접행의 주사선(51) 근처까지 연장되고, 차광층(65)은 이 연장전극(52) 및 소스전극(61)을 가로지르듯이 형성된다. 이와 같은 구성에 따라서 소스전극(61)을 차광수단으로서 이용하고, 주사선(51)과 표시화소전극(58)과의 평행부에 있어서 차광면적을 저감시킴으로써 개구율을 한층 향상시킬 수 있다.

또 신호선(59)을 덮는 광학적으로 검은 띠층을 설치해도 좋다. 이에 따라 인접화소를 구획하여 콘트라스트를 한층 향상시킬 수 있다. 이때 이 띠층의 폭을 연장전극(52)의 폭과 대략 일치시키거나, 또는 연장전극(52)의 폭보다 작게 함으로써 개구율을 전혀 저하시키는 일 없이 콘트라스트를 향상시키는 것이 가능하게 된다.

이 광학적으로 검은 띠층은 신호선(59)상에 직접 또는 다른 층을 통하여 형성해도 좋고, 또는 대향기판(68)측에 형성해도 좋다. 구체적으로는 Cr등의 금속재료 또는 금속산화물을 이용하고, 또는 수지중에 안료와 금속필라를 분산시켜서 광학적으로 검은 색을 얻어도 좋다. 또한 미들을 적층시켜서 이용해도 좋다. 또는 대향기판(68)에 있어서, 인접하는 착색층(66)을 신호선(59) 바로 상부의 영역에서 혼재시켜도 좋다. 이와 같은 광학재료층 광반사가 적은 것을 선택하면 외부광의 반사를 저감하여 더욱 양호한 표시를 얻을 수 있다.

또한 TFT(71)부의 구조를 제22도에 나타내는 제5변형예로 해도 좋다.

이 TFT(71)에서는 게이트 전극(531)의 유박선과 드레인전극(541)의 유박선의 임의의 교차점으로부터 게이트 전극(531)의 유박선과 소스전극(535)의 유박선의 임의의 교차점에 이르는 최단간격중 적어도 하나의 간격이 게이트 전극(531)의 유박선중 드레인전극(541)과 겹치는 부분과 소스전극(535)의 겹치는 부분의 최단간격(L_c)보다도 큰 것을 특징으로 하는 것이다.

즉 TFT의 포토리소그래피 채널부의 채널길이방향을 따른 단부(사이드채널)의 경로를 따라서 보다 많이 발생한다. 이것은 TFT의 채널중앙부(메인채널)에서는 소스·드레인전극과 게이트 전극과의 겹침부분에 의하여 포토헤리어가 생성되기 어려운 영역이 있는 한편 사이드채널에는 그와 같은 영역이 없었던 것에 의한 것이라고 생각된다.

따라서 이 TFT의 구조는 메인채널길이(게이트 전극(531)의 유박선중 드레인전극(541)과 겹치는 부분과 소스전극(535)의 겹치는 부분과의 최단간격)보다도 사이드채널길이(게이트 전극(531)의 유박선과 드레인전극(541)의 유박선의 임의의 교차점으로부터 게이트 전극(531)의 유박선과 소스전극(535)의 유박선과의 교차점에 이르는 최단간격중 적어도 하나의 간격)을 길게 하여 사이드 채널영역에 외부광이 입사하지 않는 영역을 만들어내는 것에 의하여 포토헤리아의 생성을 억제하고 유지기간중의 전류리크의 저감을 꾀한 것이다.

이 구조에 따르면 표시화소전극전위를 유지하기 위해 중래 필요로 되고 있었던 축적용량(Cs)의 면적을 저감하는 것이 가능하게 된다. 따라서 연장전극(52)과 표시화소전극(58)의 중첩부분에 요구되는 파라미터의 하나가 경감되게 되고, 개구율을 한층 향상시키는 것이 가능하게 된다.

본 발명의 표시소자는 높은 개구율을 달성할 수 있다. 또 공간소트의 발생확률을 저감시킬 수 있고 본 발명의 표시소자의 제조방법에 있어서는 높은 제조제품화율을 실현할 수 있다. 또 액정표시소자의 구동 조건에 불구하고 표시열특의 발생을 저감시키는 것이 가능하게 된다.

(57) 청구의 범위

청구항 1. 절연기판상에 배치된 주사선 및 상기 주사선과 게이트 절연막을 통해 교차하도록 신호선이 설치되고, 상기 게이트 절연막상에 형성된 반도체층의 소정 영역을 채널 영역으로 갖는 박막 트랜지스터를 통하여 상기 신호선에 대해 전기적으로 접속된 표시화소전극을 가지는 용량구동형 화소가 상기 주사선과 신호선과의 교차부에 대응하여 배치되고, 상기 신호선은 그 연장방향을 따라 설치된 상기 신호선보다도 폭이 넓은 연장전극과의 사이에서 상기 게이트 절연막 및 상기 반도체층과 같은 층의 적층막을 통하여 중첩되는 중첩부를 갖고, 상기 반도체층의 폭 단부는 상기 신호선의 폭 단부와 이 신호선에 인접한 표시화소전극의 폭 단부와 사이의 영역에 배치되며, 상기 연장전극은 상기 표시화소전극 사이에서 축적용량을 형성하는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 2. 제1항에 있어서, 상기 박막 트랜지스터는 또한 그 채널 영역의 반도체층상에 채널 보호막을 갖고, 상기 중첩부에 있어서 상기 신호선과 상기 연장전극 사이에는 상기 채널 보호막과 같은 층의 막이 개재하는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 3. 제1항에 있어서, 상기 중첩부보다 튀어나온 상기 연장전극상에 상기 게이트 절연막을 통해

며 상기 표시화소전극이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 4. 제1항에 있어서, 상기 용량구동형화소는 액정화소인 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 5. 제1항에 있어서, 상기 연장전극은 상기 주사선으로부터 연장되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 6. 제1항에 있어서, 상기 주사선의 연장방향을 따른 윤곽선내에 상기 채널 영역이 형성되어 이루어지는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 7. 제1항에 있어서, 상기 박막트랜지스터는 상기 신호선에 접속되는 동시에 상기 주사선의 연장방향을 따른 한 변과 중첩되는 중첩부를 갖는 드레인전극 및 상기 표시화소전극에 접속되어 상기 주사선의 연장방향을 따른 다른 변과 중첩되는 중첩부를 갖는 소스전극을 구비하고, 상기 소스전극의 중첩부와 상기 드레인 전극의 중첩부와의 거리에 따라서 상기 채널영역의 폭이 규정되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 8. 제1항에 있어서, 상기 박막트랜지스터는 상기 주사선에 접속된 게이트 전극, 상기 게이트 전극상에 게이트절연막 및 반도체막을 통하여 적층된 드레인전극 및 소스전극을 구비하고, 상기 게이트 전극의 윤곽선과 상기 드레인 전극의 윤곽선의 일단의 교차점으로부터 상기 게이트 전극과 상기 소스전극의 윤곽선과의 교차점에 이르는 최단간격중 적어도 하나의 간격이 상기 게이트 전극의 윤곽선중 상기 드레인전극과 겹치는 부분과 상기 소스전극과 겹치는 부분과의 최단간격보다 큰 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 9. 제1항에 있어서, 상기 연장전극은 상기 신호선을 끼워서 인접하는 2개의 표시화소전극의 각각과 중첩되는 중첩부를 갖는 동시에 이들 중첩부는 상기 2개의 표시화소전극에 대하여 대략 동등한 길이를 갖는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 10. 제1항에 있어서, 상기 박막트랜지스터는 제 N행의 상기 주사선에 접속되는 게이트 전극, 상기 신호선과 접속되는 드레인전극 및 상기 표시화소전극과 접속되는 소스전극을 구비하는 동시에 상기 연장전극은 상기 소스전극과 드레인전극의 윤곽선중 제 N-1행의 주사선에 가까운 측의 윤곽선보다도 제 N행의 주사선을 향하여 연장되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 11. 제1항에 있어서, 상기 신호선을 덮고 광학적으로 검은 재료로 이루어지는 띠층이 설치되는 동시에 이 띠층은 상기 연장전극과 대략 동일폭 또는 좁은 폭인 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 12. 제1항에 있어서, 상기 중첩부의 반도체층은 상기 연장전극의 폭방향에 대하여 자기정합적인 형상으로 형성되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 13. 제2항에 있어서, 상기 중첩부의 막은 상기 연장전극의 폭방향에 대하여 자기정합적인 형상으로 형성되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 14. 제3항에 있어서, 상기 표시화소전극과 연장전극과의 사이에 개재하는 층의 수가 상기 신호선과 연장전극과의 사이에 개재하는 층의 수보다 적은 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 15. 제3항에 있어서, 상기 표시화소전극은 상기 게이트 절연막에 접하여 설치되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 16. 제3항에 있어서, 상기 연장전극은 차광성재료로 형성되어 이루어지는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 17. 제5항에 있어서, 상기 연장전극은 제 N행의 상기 주사선으로부터 연장되는 동시에 이 연장전극과 중첩되는 상기 표시화소전극은 제 N+1행의 주사선에 접속된 게이트 전극을 갖는 박막트랜지스터에 접속되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

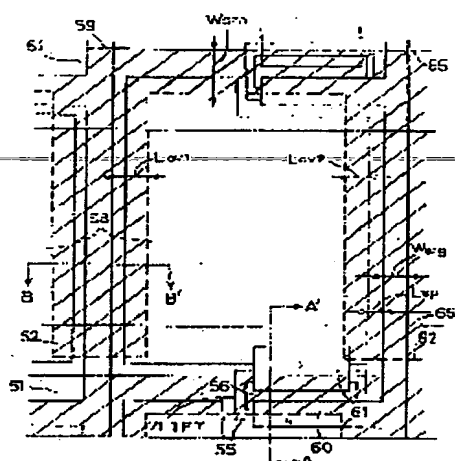
청구항 18. 제6항에 있어서, 상기 연장전극은 상기 주사선보다도 폭이 넓은 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 19. 제16항에 있어서, 상기 주사선과 이 주사선을 끼워서 인접하는 2개의 표시화소전극과의 사이를 차광하도록 차광성재료로 이루어지는 띠층의 설치되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

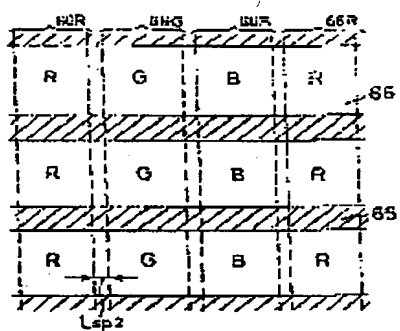
청구항 20. 제19항에 있어서, 상기 차광성재료로 이루어지는 띠층은 상기 절연기판과 이간하여 대향 배치된 다른 절연기판상에 설치되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

청구항 21. 제19항에 있어서, 상기 차광성재료에 의하여 구획되는 영역에는 소정색의 착색층이 형성되어 있는 것을 특징으로 하는 액티브 매트릭스형 표시소자.

도면1



도면2



도면3

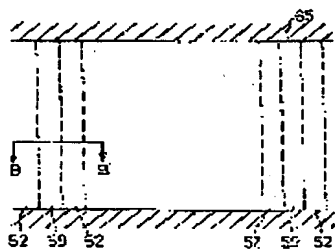


圖 24

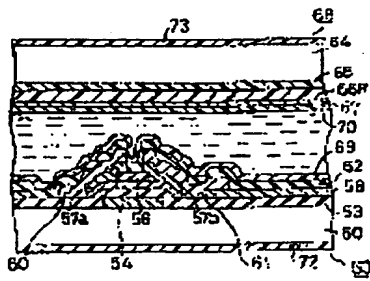


圖 25

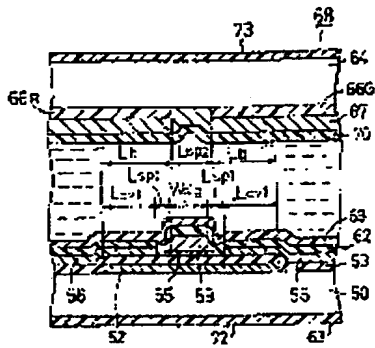


圖 26

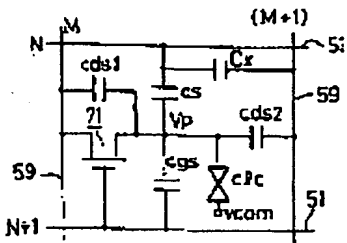
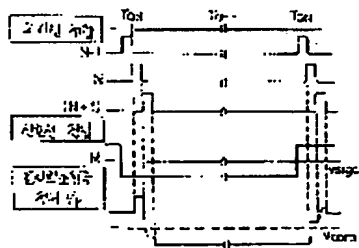
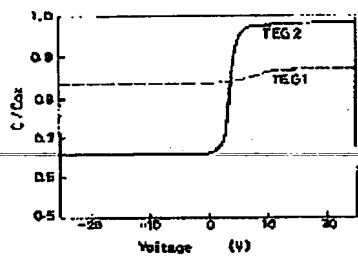


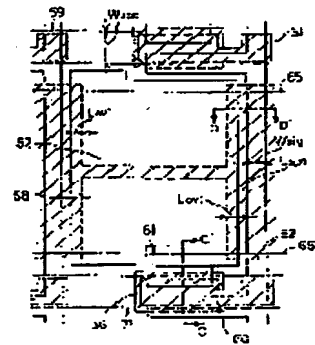
圖 27



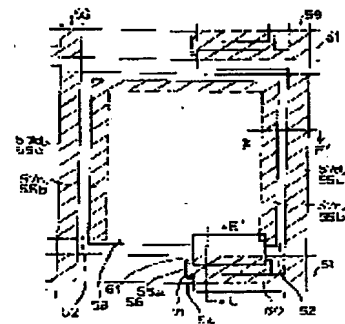
도면8



도면9



도면10



도면11

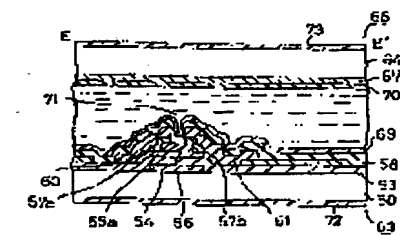
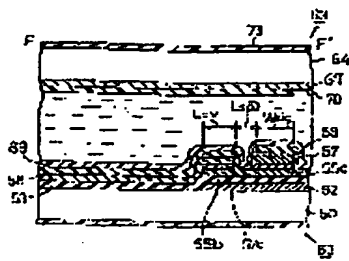
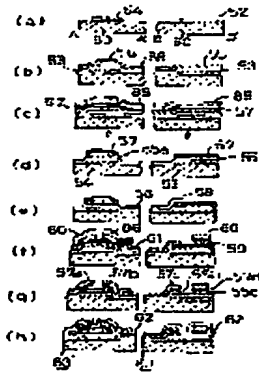
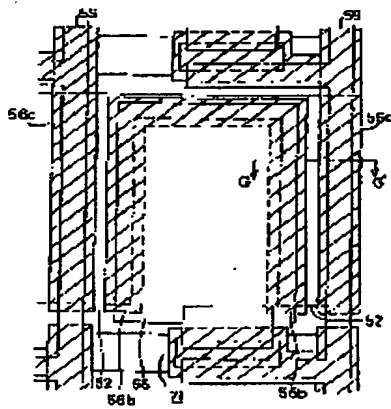
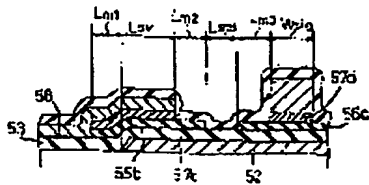


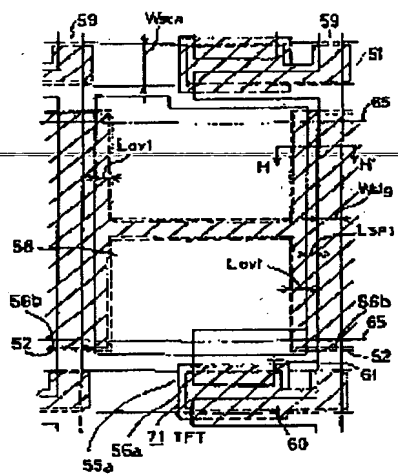
도표 12



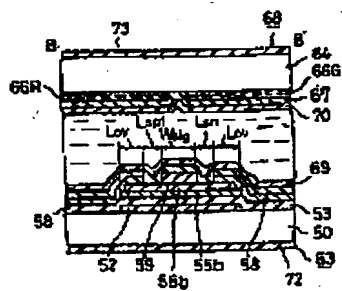
5813

**도표 14****도표 15**

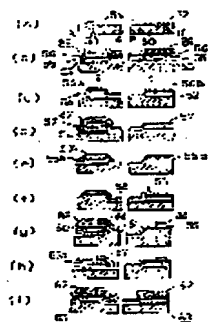
도면16



도면17



도면18



5818

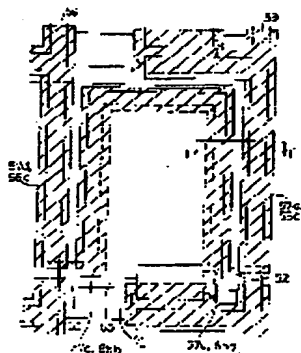
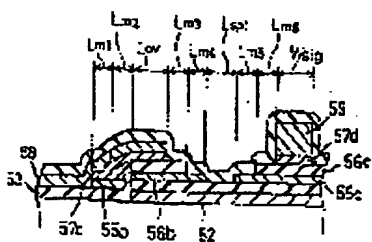
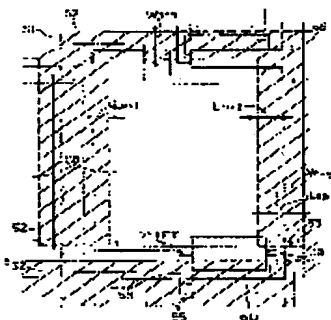
**50120**

도표 21



5022

